

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION  
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété  
Intellectuelle  
Bureau international



(43) Date de la publication internationale  
1 mars 2001 (01.03.2001)

PCT

(10) Numéro de publication internationale  
**WO 01/15215 A1**

(51) Classification internationale des brevets<sup>7</sup>:  
H01L 21/324, 21/306, 21/762, 21/18

(21) Numéro de la demande internationale:  
PCT/FR00/02330

(22) Date de dépôt international: 17 août 2000 (17.08.2000)

(25) Langue de dépôt: français

(26) Langue de publication: français

(30) Données relatives à la priorité:  
99/10667 20 août 1999 (20.08.1999) FR

(71) Déposant (pour tous les États désignés sauf US):  
S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES [FR/FR]; Parc Technologique des Fontaines, F-38190 Bernin (FR).

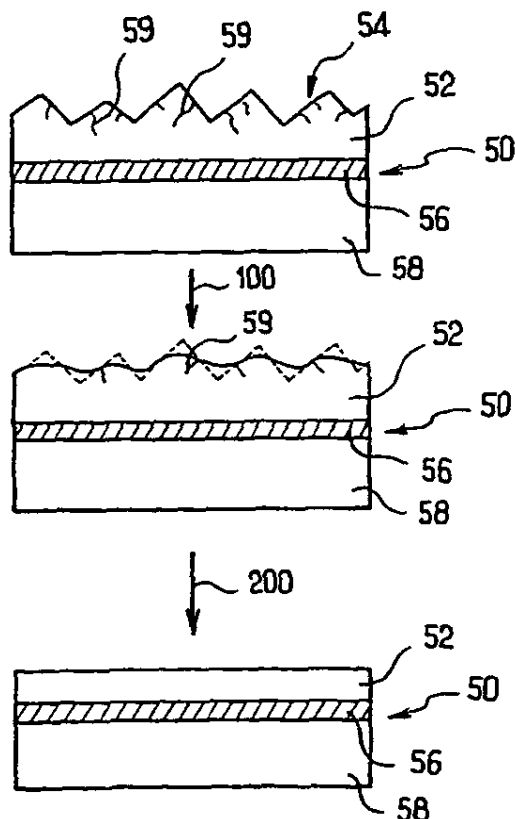
(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement): **BARGE**, Thierry [FR/FR]; 38, rue Félix Esclangon, F-38000 Grenoble (FR). **AUBERTON-HERVE**, André [FR/FR]; 12 ter, chemin de Jaillières, F-38240 Meylan (FR). **AGA**, Hiroji [JP/JP]; 3-12-37-B-115 Isobe, Annaka Gunma 379-0127 (JP). **TATE**, Naoto [JP/JP]; 3315-10 Itahana, Annaka Gunma 379-0111 (JP).

[Suite sur la page suivante]

(54) Title: METHOD FOR TREATING SUBSTRATES FOR MICROELECTRONICS AND SUBSTRATES OBTAINED ACCORDING TO SAID METHOD

(54) Titre: PROCEDE DE TRAITEMENT DE SUBSTRATS POUR LA MICRO-ELECTRONIQUE ET SUBSTRATS OBTENUS PAR CE PROCEDE



(57) Abstract: The invention relates to a method for treating substrates (50) for microelectronics or optoelectronics, whereby said substrates comprise a useful layer (52) on at least one of the surfaces thereof. The inventive method includes a mechanical/chemical polishing step occurring on a bare surface (54) of the useful layer and is characterized in that it also comprises a post-curing step in a reductive atmosphere (100) before said polishing step occurs.

(57) Abrégé: L'invention concerne un procédé de traitement de substrats (50) pour la micro-électronique ou l'opto-électronique, comportant une couche utile (52) sur au moins une de leurs faces, ce procédé comprenant une étape de polissage mécano-chimique sur la surface libre (54) de la couche utile (52), caractérisé en ce qu'il comprend en outre, une étape de recuit sous atmosphère réductrice (100), avant l'étape de polissage (200). Elle concerne également des substrats obtenus par ce procédé.

WO 01/15215 A1



(74) Mandataires: MARTIN, Jean-Jacques etc.; Cabinet  
Regimbeau, 26, avenue Kléber, F-75116 Paris (FR).

**Publiée:**

- Avec rapport de recherche internationale.
- Avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues.

(81) États désignés (*national*): JP, KR, SG, US.

(84) États désignés (*régional*): brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.